

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-307008

(43) 公開日 平成8年(1996)11月22日

(51) Int.Cl.<sup>6</sup>

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 S 3/18

H 0 1 S 3/18

審査請求 未請求 請求項の数 5 F D (全 8 頁)

(21) 出願番号 特願平7-129595

(22) 出願日 平成7年(1995)4月28日

(71) 出願人 590000400

ヒューレット・パッカード・カンパニー

アメリカ合衆国カリフォルニア州パロアル

ト ハノーバー・ストリート 3000

(72) 発明者 中川 茂

神奈川県川崎市高津区坂戸3丁目2番2号

ヒューレット・パッカードラボラトリー

ズジャパンインク内

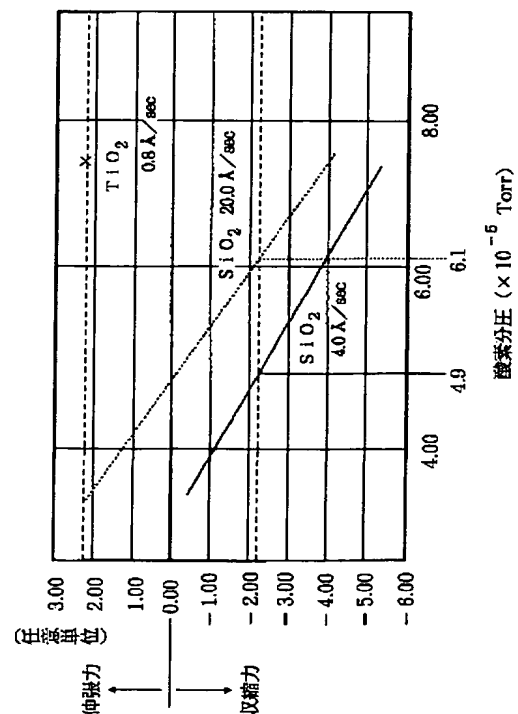
(74) 代理人 弁理士 久保田 千賀志 (外1名)

(54) 【発明の名称】 多層膜構造および面発光レーザ

(57) 【要約】

【目的】 半導体基板上に、第1、第2の層を交互に積層する際の、積層体の合成内部残留応力を大幅に低減させることができる多層膜構造、およびこれを反射ミラーに応用した面発光レーザを提供する。

【構成】 それぞれ所定厚さを持つ第1の層 ( $\text{SiO}_2$  層) 2と第2の層 ( $\text{TiO}_2$  層) 3の対が、半導体 ( $\text{GaAs}$ ) 1基板上に蒸着されて形成される誘電体多層膜ミラー4を持つ面発光レーザであって、半導体基板1上に蒸着した状態で、第1の層2は残留収縮応力を有し、第2の層3は前記残留収縮応力と等しいか、またはほぼ等しい大きさの残留伸張応力を有することを特徴とする多層膜構造。



## 【特許請求の範囲】

【請求項 1】 それぞれ所定厚さを持つ第 1 の層と第 2 の層の対が、半導体基板上に蒸着されて形成される多層膜構造であって、

前記半導体基板上に蒸着した状態で、第 1 の層は残留収縮応力を有し、第 2 の層は前記残留収縮応力と等しいか、またはほぼ等しい大きさの残留伸張応力を有することを特徴とする多層膜構造。

【請求項 2】 請求項 1 に記載の多層膜構造を用いた面発光レーザであって、

前記第 1 および第 2 の層が、誘電体および半導体から成る群から選ばれた材料で構成され、前記多層膜が反射ミラーを構成することを特徴とする前記面発光レーザ。

【請求項 3】 請求項 2 に記載の面発光レーザであって、

前記半導体基板が GaAs または Si から成り、

前記第 1 の層が SiO<sub>2</sub> により形成され、前記第 2 の層が TiO<sub>2</sub> から形成され、

前記第 1 の層は、特定の酸素分圧の雰囲気と蒸着速度の下での電子ビーム蒸着により形成され、第 2 の層は、特定の酸素分圧の雰囲気と蒸着速度の下で、イオンビーム照射による蒸着のアシストを行いつつ電子ビーム蒸着により形成されて成ることを特徴とする面発光レーザ。

【請求項 4】 前記第 1 および第 2 の層の蒸着が、室温で行われたことを特徴とする請求項 2 または 3 に記載の面発光レーザ。

【請求項 5】 第 2 高調波の発生機能を有することを特徴とする請求項 2 ～ 4 に記載の面発光レーザ。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 半導体基板上に、第 1 および第 2 の層を交互に積層する際の、積層体の合成内部残留応力を大幅に低減させることができる多層膜構造、および該多層膜構造を反射ミラーに応用した面発光レーザに関する。

## 【0002】

【技術背景】 半導体レーザの性能は、ミラーの反射率およびレーザの活性層内の欠陥に大きく影響される。面発光レーザでは、ミラーとして誘電体多層膜や半導体多層膜が用いられる。活性層内に欠陥を生じさせずに、ミラーの反射率を大きくすることで、しきい値が 1 mA 程度よりも小さく、また第 2 高調波出力が 1 mW より大きい半導体レーザの製造が可能となる。

【0003】 誘電体多層膜のミラーは、例えば SiO<sub>2</sub> から成る第 1 の層と、TiO<sub>2</sub> とから成る第 2 の層とを交互に積層して作製される。通常、面発光レーザでは、これらの層は、GaAs、Si 等から成る半導体基板やエッチングストップ層等の基材（本発明では、これらを総称して「半導体基板」と言う）上に、蒸着により積層される。

【0004】 従来、上記した SiO<sub>2</sub> 層と TiO<sub>2</sub> 層とが交互に積層された誘電体多層膜ミラーを作製する場合、反射率を高めるために、SiO<sub>2</sub> と TiO<sub>2</sub> の蒸着を高温下で行っていた。

【0005】 その結果、ミラー全体が積層面に平行な方向に収縮または伸張し、ミラーが形成された半導体基板が湾曲する結果、前記半導体基板内部、特にレーザ活性層内に歪が生じ、クラックが発生する。クラックが生じると、キャリアの非発光再結合が生じやすくなるなどの理由により、電流のしきい値が高くなり光出力（基本波、第 2 高調波等）が低下する。この結果、該部分に温度上昇が生じ、さらに電流のしきい値が高くなると言った悪循環を招く。

## 【0006】

【発明の目的】 本発明の 1 つの目的は、半導体基板上に第 1 の層と第 2 の層とが、蒸着により、それぞれ所定厚さで交互に形成されて構成される多層膜構造において、上記半導体基板に生じる内部歪を大幅に低減できる該多層膜構造を提供することである。

【0007】 また、本発明の他の目的は、多層膜ミラー（特に、誘電体多層膜ミラー）の反射率が高く、ミラー作製後に半導体基板に生じる歪（特に、活性層内部に生じる歪）が大幅に低減された面発光レーザを提供することである。更に述べると、本発明の他の目的は、高い光出力あるいは第 2 高調波出力を生成できる面発光レーザを提供することである。

## 【0008】

【発明の概要】 本発明者は、研究を重ねた結果、多層膜ミラー作製後に面発光レーザ内に生じる歪は、該ミラー作製時に基板を高温にしたために生じるのではなく、また該歪みは、ミラー作製の条件、特に蒸着雰囲気圧により制御できる、との結論を得た。

【0009】 半導体基板上に多層膜ミラーを作製するに際して、該基板内部に歪が生じないようにするために、多層膜ミラー全体が、該ミラーの積層面に沿った方向に収縮、伸張しないようにすれば、該基板内部の歪を低減ないし解消することができる、との知見を得た。また、この技術思想は、上記多層膜ミラーについてのみならず、他の技術分野における積層技術についても広く応用できるとの知見も得た。

【0010】 本発明の多層膜構造は、それぞれ所定厚さを持つ第 1 の層と第 2 の層の対が、半導体基板上に蒸着されて形成されて成り、前記半導体基板上に蒸着した状態で、第 1 の層は残留収縮応力を有し、第 2 の層は前記残留収縮応力と等しいか、またはほぼ等しい大きさの残留伸張応力を有することを特徴とする。

【0011】 本発明の多層膜構造は、次に述べる面発光レーザの反射ミラーに応用される他、光学フィルタ等にも応用される。ここで、第 1 の層、第 2 の層は、誘電体により構成することもできるし、半導体により構成する

こともできる。

【0012】本発明の面発光レーザでは、前記半導体基板はGaAsまたはSiから成る。また、前記第1の層がSiO<sub>2</sub>により形成され、前記第2の層がTiO<sub>2</sub>から形成される。前記第1の層は、特定の酸素分圧の雰囲気と蒸着速度の下での電子ビーム蒸着により形成されて成り、第2の層は、特定の酸素分圧の雰囲気と蒸着速度の下で、酸素やアルゴンなどのイオンビーム照射による蒸着のアシスト（以下、「イオンビームアシスト」とも言う）を行いつつ電子ビーム蒸着により形成されて成る。なお、上記面発光レーザは、第2高調波の発生機能を有することもできる。

【0013】上記多層膜構造は、以下に述べるステップにより作製することができる。最初のステップでは、第1の層および第2の層の材料として、所定の基板（収縮応力・伸張応力測定用の基板）に第1の層を蒸着したときに該層に生じる力が収縮応力であり、前記所定の基板に第2の層を蒸着したときに該層に生じる力が伸張応力となるような材料をそれぞれ選択する。なお、収縮応力・伸張応力測定用の基板として、通常、前記半導体基板と同一の材料から成るものを用いることもできるし、他の材料から成るものを用いることもできる。

【0014】本発明の面発光レーザでは、多層膜ミラーは、第1の層と第2の層の対の複数から形成される（通常、3〜4対以上とされる）。この場合、第1および第2の層を共に誘電体層により形成することもできし、共に半導体多層から形成することもできる。また、一方の層を誘電体により形成し、他方の層を半導体により形成することもできる。第1および第2の層を共に誘電体から形成する場合には、第1の層をSiO<sub>2</sub>により、第2の層をTiO<sub>2</sub>により形成することができる。

【0015】次のステップでは、前記所定厚さで第1および第2の層を積層した際に、前記伸張応力と前記収縮応力とが、同一またはほぼ同一の大きさとなるように、第1および第2の層の蒸着速度および蒸着雰囲気の条件を選択する。蒸着速度および蒸着雰囲気の条件は、第1の層を蒸着するときと、第2の層を蒸着するときとは通常異なる。

【0016】本発明の面発光レーザが、SiO<sub>2</sub>層とTiO<sub>2</sub>層との多層膜ミラーを持つ場合には、第1の層（SiO<sub>2</sub>）および第2の層（TiO<sub>2</sub>）の蒸着条件は以下のように定める。蒸着温度（あるいは、半導体基板の温度）は、適宜設定される。この温度は、面発光レーザが使用される温度（通常、室温）、あるいは面発光レーザが使用される温度に近い温度とすることができる。こうすることで、半導体基板および該基板上に積層された多層膜の温度変化に伴う歪の発生がさらに防止される。

【0017】TiO<sub>2</sub>の蒸着の雰囲気は、適当な酸素分圧雰囲気とし、イオンビームアシストを用いるものとす

る。これにより、光学的吸収率を低減することができる。TiO<sub>2</sub>の蒸着温度および酸素分圧は、光学的吸収が最小になるように決定する。この条件下で、TiO<sub>2</sub>を所定厚さ（例えば、 $\lambda/4$ に相当する厚さ、ただし $\lambda$ はレーザ光の波長）に形成した場合には、伸張応力が生じる。

【0018】SiO<sub>2</sub>の蒸着の雰囲気および蒸着速度は、上記伸張応力に応じて選択される。すなわち、SiO<sub>2</sub>を所定厚さ（例えば $\lambda/4$ に相当する厚さ）形成した場合に、上記伸張応力と同じ大きさの収縮応力が生じるように、SiO<sub>2</sub>層の酸素分圧および蒸着速度が選択される。SiO<sub>2</sub>の厚さが特定されている場合、蒸着したSiO<sub>2</sub>層に生じる収縮応力は、蒸着速度と酸素分圧の関数として表される。したがって、例えば、予め、蒸着速度ごとに、収縮応力と酸素分圧との関係を調べておけば、所定厚さのTiO<sub>2</sub>層に生じる伸張応力と、所定厚さのSiO<sub>2</sub>層に生じる収縮応力とが同一（あるいは、ほぼ同一）となる条件を容易に選択することができる。第1の層（SiO<sub>2</sub>）の蒸着に際しては、イオンビームアシストは行わない。その理由は、イオンビームアシストを行うと、該層に大きな伸張応力が発生し、TiO<sub>2</sub>層の伸張応力をキャンセルするどころか増長してしまうからである。

【0019】更に次のステップでは、第1および第2の層を、上記条件に基づき、順次半導体基板上に交互に積層する。積層の順序は、第1の層を最初に形成してもよいし、第2の層を最初に積層してもよい。本発明の面発光レーザが、SiO<sub>2</sub>層とTiO<sub>2</sub>層との多層膜ミラーを持つ場合、半導体基板（GaAs）へのSiO<sub>2</sub>層とTiO<sub>2</sub>層の蒸着は、電子ビーム法により行う。

【0020】本発明の多層膜構造では、第1の層が収縮応力を生じさせ、第2の層が該収縮応力の大きさにほぼ等しい大きさの伸張応力を生じさせる。これにより、多層膜は、半導体基板に対して積層面に平行な方向への収縮や伸張が殆ど生じない。また、本発明の面発光レーザでは、多層膜ミラー形成後に、レーザ内部（特に、レーザ活性層内部）に生じる歪が大幅に低減される。これにより、しきい値を低くすることができ、高い光出力あるいは第2高調波出力を得ることができる。

【0021】

【実施例】以下、DBR（Distributed Bragg Reflector）面発光レーザの誘電体多層膜ミラーに適用した本発明の実施例を説明する。なお、本実施例では半導体基板としてGaAsを用い、蒸着は電子ビーム蒸着装置により行った。

【0022】まず、最初のステップとして、第1および第2の層（誘電体層）の材料を選択する。本実施例では、第1の層の材料としてSiO<sub>2</sub>を、第2の層の材料としてTiO<sub>2</sub>をそれぞれ選択した。

【0023】SiO<sub>2</sub>膜の収縮応力およびTiO<sub>2</sub>膜の

伸張応力の測定は、収縮応力・伸張応力測定用の基板（ここでは、上記半導体基板と同一素材から成るGaAs基板）上に、SiO<sub>2</sub>およびTiO<sub>2</sub>を形成することにより行った。

【0022】次のステップでは、第1および第2の層の蒸着条件の選択を行う。本実施例では、まず第2の誘電体層（以下、「TiO<sub>2</sub>層」と言う）の蒸着条件を、光学的吸収が最小になるように確定し、該蒸着条件により決定した伸張応力と同一の収縮応力が生じるように第1の誘電体層（以下、「SiO<sub>2</sub>層」と言う）の蒸着条件

【0024】(i) まず、TiO<sub>2</sub>を、 $\lambda/4$ の厚さ、酸素分圧 $3.1 \times 10^{-4}$  Torr（背圧 $1.5 \times 10^{-6}$  Torr）下で、イオン電流50.0mA、加速電圧500Vの酸素イオンビームでアシストしつつ、GaAs基板に蒸着した。なお、蒸着速度を $0.8 \text{ \AA}/\text{sec}$ とした。このときの、基板温度は室温（20℃）とした。そして、TiO<sub>2</sub>膜の伸張応力を測定したところ、2.2（任意単位）であった。

【0025】(ii) つぎに、SiO<sub>2</sub>を、 $\lambda/4$ の厚さ、特定の酸素分圧の下で、GaAs基板に蒸着した。このときの、蒸着速度は $4.0 \text{ \AA}/\text{sec}$ とした。また、基板温度はTiO<sub>2</sub>の蒸着のときと同様室温（20℃）とした。そして、SiO<sub>2</sub>膜の収縮応力を測定した。上記蒸着および、収縮応力の測定は、背圧 $1.5 \times 10^{-6}$  Torrの下で酸素分圧を種々変化させて多数回行った。

【0026】このときの、収縮応力と酸素分圧との関係をグラフで表すと図1の実線で表された。図1のグラフから、SiO<sub>2</sub>膜の収縮応力が、TiO<sub>2</sub>膜の伸張応力と同一の値となるSiO<sub>2</sub>膜の酸素分圧は、 $4.9 \times 10^{-5}$  Torrとなることがわかった。

【0027】(iii) したがって、TiO<sub>2</sub>については、基板温度20℃（室温）、酸素分圧 $3.1 \times 10^{-4}$  Torr、酸素イオンビームアシスト電流50.0mA、加速電圧500V、蒸着速度 $0.8 \text{ \AA}/\text{sec}$ の条件で、SiO<sub>2</sub>については、蒸着温度20℃（室温）、酸素分圧 $7.2 \times 10^{-5}$  Torr、イオンビームアシスト無し、蒸着速度 $4.0 \text{ \AA}/\text{sec}$ の条件で蒸着を行えば、TiO<sub>2</sub>膜の残留伸張応力とSiO<sub>2</sub>の残留収縮応力とをほぼ同一にすることができる。なお、同図では、SiO<sub>2</sub>についてO<sub>2</sub>の蒸着速度を $20.0 \text{ \AA}/\text{sec}$ としたときの収縮応力と酸素分圧との関係を点線で示す。この場合には、SiO<sub>2</sub>膜の酸素分圧は、図から約 $6.1 \times 10^{-5}$  Torrとすればよい。

【0028】上記の条件に基づいて、GaAs基板1に、SiO<sub>2</sub>層2とTiO<sub>2</sub>層3とを交互に蒸着し誘電体多層膜ミラー4を形成した。図2（A）は、作製したミラー4の様子を示す概念図である。従来、上記の条件に基づかず誘電体多層膜ミラーを形成している。この

ときのミラーの概念図を図2（B）に示す。なお、図2（A）、（B）共に、SiO<sub>2</sub>層2とTiO<sub>2</sub>層3を6対形成してある。また、収縮応力および伸張応力の方向を矢印で示し、収縮応力および伸張応力の大きさを矢印の長さで表してある。

【0029】図2（A）のミラーでは、SiO<sub>2</sub>膜に生じる収縮応力と、TiO<sub>2</sub>膜に生じる伸張応力とがほぼ同一の大きさを持つので、積層面に平行な方向への収縮や伸張は生じない。したがって、半導体基板内部における歪は生じない。これに対し、図2（B）のミラーでは、SiO<sub>2</sub>膜に生じる収縮応力と、TiO<sub>2</sub>膜に生じる伸張応力とが異なっているため、積層面に平行な方向への収縮や伸張が生じる。したがって、半導体基板内部に歪が生じる。

【0030】上記実施例では、誘電体膜としてSiO<sub>2</sub>およびTiO<sub>2</sub>を用いたが、本発明はこれに限定されず、蒸着後に収縮応力あるいは伸張応力が生じる誘電体材料、例えば、Al<sub>2</sub>O<sub>3</sub>、MgO、CaF<sub>2</sub>、MgF<sub>2</sub>などにも適用できる。さらに、上記の実施例では、室温において蒸着を行ったが、室温でない場合にも、半導体基板内部に歪が生じない等、上記実施例と同様の効果を得ることができる。しかし、前述したように、通常、面発光レーザは室温近傍の温度で使用されるので、蒸着は室温の近傍温度で行うことが好ましい。

【0031】また、上記の誘電体多層膜ミラーは、メサキャップ構造のDBR面発光レーザ、電流狭窄構造のDBR面発光レーザ等の面発光レーザの光出射側のミラーとしても、ヒートシンク側のミラーとしても用いることができる。

#### 【0032】

【発明の効果】以上述べたように、本発明によれば、以下のような効果を奏することができる。

(1) 多層膜を構成する交互に積層された第1、第2の層が、同一またはほぼ同一の残留収縮応力と残留伸張応力を持つ。これにより、多層膜内部の積層面に平行な方向への収縮や伸張により半導体基板内部に生じる歪が、大幅に低減される。

(2) 本発明を面発光レーザの多層膜ミラーの作製に適用した場合には、該レーザ内部（特に、レーザ活性層の内部）の歪を大幅に低減することができる。これにより、該ミラーにおける吸収を低減すると共に、しきい値を下げることができ、高い光出力あるいは第2高調波出力を得ることができる。

(3) 本発明を、山田等に1994年8月23日に発行された米国特許5341390号に開示されている「面発光第2高調波生成素子」のミラーに適用すれば、その性能が大幅に改善される。

#### 【図面の簡単な説明】

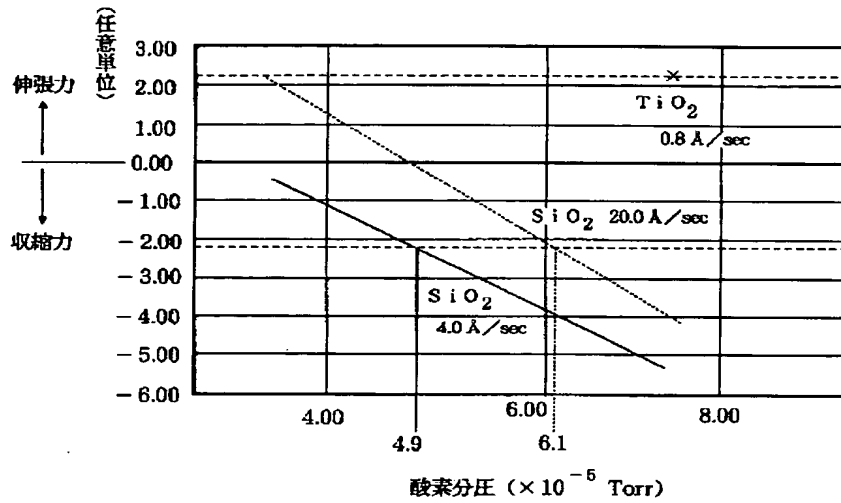
【図1】本発明の実施例に用いる、収縮応力と酸素分圧との関係を示すグラフである。

【図2】(A)は本発明の面発光レーザに使用される誘電体多層膜ミラーを示す概念図、(B)は従来の面発光レーザに使用される誘電体多層膜ミラーを示す概念図である。

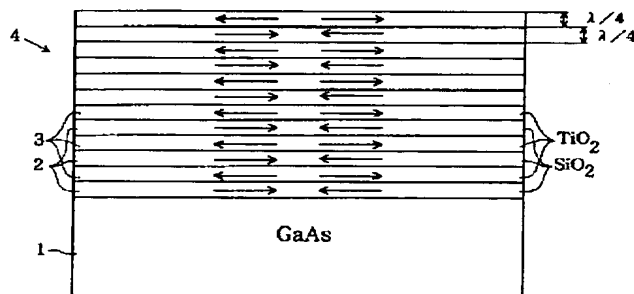
【符号の説明】

- 1 GaAs基板
- 2 SiO<sub>2</sub>層(第1の層)
- 3 TiO<sub>2</sub>層(第2の層)
- 4 誘電体多層膜ミラー

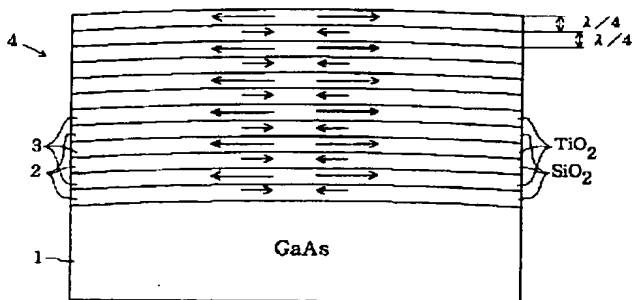
【図1】



【図2】



(A)



(B)

## 【手続補正書】

【提出日】平成8年1月29日

## 【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】発明の詳細な説明

【補正方法】変更

【補正内容】

【発明の詳細な説明】

【0001】

【産業上の利用分野】半導体基板上に、第1および第2の層を交互に積層する際の、積層体の合成内部残留応力を大幅に低減させることができる多層膜構造、および該多層膜構造を反射ミラーに応用した面発光レーザに関する。

【0002】

【技術背景】半導体レーザの性能は、ミラーの反射率およびレーザの活性層内の欠陥に大きく影響される。面発光レーザでは、ミラーとして誘電体多層膜や半導体多層膜が用いられる。活性層内に欠陥を生じさせずに、ミラーの反射率を大きくすることで、しきい値が1mA程度よりも小さく、また第2高調波出力が1mWより大きい半導体レーザの製造が可能となる。

【0003】誘電体多層膜のミラーは、例えばSiO<sub>2</sub>から成る第1の層と、TiO<sub>2</sub>とから成る第2の層とを交互に積層して作製される。通常、面発光レーザでは、これらの層は、GaAs、Si等から成る半導体基板やエッチングストップ層等の基材（本発明では、これらを総称して「半導体基板」と言う）上に、蒸着により積層される。

【0004】従来、上記したSiO<sub>2</sub>層とTiO<sub>2</sub>層とが交互に積層された誘電体多層膜ミラーを作製する場合、反射率を高めるために、SiO<sub>2</sub>とTiO<sub>2</sub>の蒸着を高温で行っていた。

【0005】その結果、ミラー全体が積層面に平行な方向に収縮または伸張し、ミラーが形成された半導体基板が湾曲する結果、前記半導体基板内部、特にレーザ活性層内に歪が生じ、クラックが発生する。クラックが生じると、キャリアの非発光再結合が生じやすくなるなどの理由により、電流のしきい値が高くなり光出力（基本波、第2高調波等）が低下する。この結果、該部分に温度上昇が生じ、さらに電流のしきい値が高くなると言った悪循環を招く。

【0006】

【発明の目的】本発明の1つの目的は、半導体基板上に第1の層と第2の層とが、蒸着により、それぞれ所定厚さで交互に形成されて構成される多層膜構造において、上記半導体基板に生じる内部歪を大幅に低減できる該多層膜構造を提供することである。

【0007】また、本発明の他の目的は、多層膜ミラー（特に、誘電体多層膜ミラー）の反射率が高く、ミラー

作製後に半導体基板に生じる歪（特に、活性層内部に生じる歪）が大幅に低減された面発光レーザを提供することである。更に述べると、本発明の他の目的は、高い光出力あるいは第2高調波出力を生成できる面発光レーザを提供することである。

【0008】

【発明の概要】本発明者は、研究を重ねた結果、多層膜ミラー作製後に面発光レーザ内に生じる歪は、該ミラー作製時に基板を高温にしたために生じるのではなく、また該歪みは、ミラー作製の条件、特に蒸着雰囲気圧により制御できる、との結論を得た。

【0009】半導体基板上に多層膜ミラーを作製するに際して、該基板内部に歪が生じないようにするために、多層膜ミラー全体が、該ミラーの積層面に沿った方向に収縮、伸張しないようにすれば、該基板内部の歪を低減し、解消することができる、との知見を得た。また、この技術思想は、上記多層膜ミラーについてののみならず、他の技術分野における積層技術についても広く応用できるとの知見も得た。

【0010】本発明の多層膜構造は、それぞれ所定厚さを持つ第1の層と第2の層の対が、半導体基板上に蒸着されて形成されて成り、前記半導体基板上に蒸着した状態で、第1の層は残留収縮応力を有し、第2の層は前記残留収縮応力と等しいか、またはほぼ等しい大きさの残留伸張応力を有することを特徴とする。

【0011】本発明の多層膜構造は、次に述べる面発光レーザの反射ミラーに応用される他、光学フィルタ等にも応用される。ここで、第1の層、第2の層は、誘電体により構成することもできるし、半導体により構成することもできる。

【0012】本発明の面発光レーザでは、前記半導体基板はGaAsまたはSiから成る。また、前記第1の層がSiO<sub>2</sub>により形成され、前記第2の層がTiO<sub>2</sub>から形成される。前記第1の層は、特定の酸素分圧の雰囲気と蒸着速度の下での電子ビーム蒸着により形成されて成り、第2の層は、特定の酸素分圧の雰囲気と蒸着速度の下で、酸素やアルゴンなどのイオンビーム照射による蒸着のアシスト（以下、「イオンビームアシスト」とも言う）を行いつつ電子ビーム蒸着により形成されて成る。なお、上記面発光レーザは、第2高調波の発生機能を有することもできる。

【0013】上記多層膜構造は、以下に述べるステップにより作製することができる。最初のステップでは、第1の層および第2の層の材料として、所定の基板（収縮応力・伸張応力測定用の基板）に第1の層を蒸着したときに該層に生じる力が収縮応力であり、前記所定の基板に第2の層を蒸着したときに該層に生じる力が伸張応力となるような材料をそれぞれ選択する。なお、収縮応力・伸張応力測定用の基板として、通常、前記半導体基板

と同一の材料から成るものを用いることもできるし、他の材料から成るものを用いることもできる。

【0014】本発明の面発光レーザでは、多層膜ミラーは、第1の層と第2の層の対の複数から形成される（通常、3～4対以上とされる）。この場合、第1および第2の層を共に誘電体層により形成することもできし、共に半導体多層から形成することもできる。また、一方の層を誘電体により形成し、他方の層を半導体により形成することもできる。第1および第2の層を共に誘電体から形成する場合には、第1の層を $\text{SiO}_2$ により、第2の層を $\text{TiO}_2$ により形成することができる。

【0015】次のステップでは、前記所定厚さで第1および第2の層を積層した際に、前記伸張応力と前記収縮応力とが、同一またはほぼ同一の大きさとなるように、第1および第2の層の蒸着速度および蒸着雰囲気条件を選択する。蒸着速度および蒸着雰囲気条件は、第1の層を蒸着するときと、第2の層を蒸着するときとは通常異なる。

【0016】本発明の面発光レーザが、 $\text{SiO}_2$ 層と $\text{TiO}_2$ 層との多層膜ミラーを持つ場合には、第1の層（ $\text{SiO}_2$ ）および第2の層（ $\text{TiO}_2$ ）の蒸着条件は以下のように定める。蒸着温度（あるいは、半導体基板の温度）は、適宜設定される。この温度は、面発光レーザが使用される温度（通常、室温）、あるいは面発光レーザが使用される温度に近い温度とすることができる。こうすることで、半導体基板および該基板上に積層された多層膜の温度変化に伴う歪の発生がさらに防止される。

【0017】 $\text{TiO}_2$ の蒸着の雰囲気は、適当な酸素分圧雰囲気とし、イオンビームアシストを用いるものとする。これにより、光学的吸収率を低減することができる。 $\text{TiO}_2$ の蒸着温度および酸素分圧は、光学的吸収が最小になるように決定する。この条件下で、 $\text{TiO}_2$ を所定厚さ（例えば、 $\lambda/4$ に相当する厚さ、ただし $\lambda$ はレーザ光の波長）に形成した場合には、伸張応力が生じる。

【0018】 $\text{SiO}_2$ の蒸着の雰囲気および蒸着速度は、上記伸張応力に応じて選択される。すなわち、 $\text{SiO}_2$ を所定厚さ（例えば $\lambda/4$ に相当する厚さ）形成した場合に、上記伸張応力と同じ大きさの収縮応力が生じるように、 $\text{SiO}_2$ 層の酸素分圧および蒸着速度が選択される。 $\text{SiO}_2$ の厚さが特定されている場合、蒸着した $\text{SiO}_2$ 層に生じる収縮応力は、蒸着速度と酸素分圧の関数として表される。したがって、例えば、予め、蒸着速度ごとに、収縮応力と酸素分圧との関係を調べておけば、所定厚さの $\text{TiO}_2$ 層に生じる伸張応力と、所定厚さの $\text{SiO}_2$ 層に生じる収縮応力とが同一（あるいは、ほぼ同一）となる条件を容易に選択することができる。第1の層（ $\text{SiO}_2$ ）の蒸着に際しては、イオンビームアシストは行わない。その理由は、イオンビームア

シストを行うと、該層に大きな伸張応力が発生し、 $\text{TiO}_2$ 層の伸張応力をキャンセルするどころか増長してしまうからである。

【0019】更に次のステップでは、第1および第2の層を、上記条件に基づき、順次半導体基板上に交互に積層する。積層の順序は、第1の層を最初に形成してもよいし、第2の層を最初に積層してもよい。本発明の面発光レーザが、 $\text{SiO}_2$ 層と $\text{TiO}_2$ 層との多層膜ミラーを持つ場合、半導体基板（GaAs）への $\text{SiO}_2$ 層と $\text{TiO}_2$ 層の蒸着は、電子ビーム法により行う。

【0020】本発明の多層膜構造では、第1の層が収縮応力を生じさせ、第2の層が該収縮応力の大きさにほぼ等しい大きさの伸張応力を生じさせる。これにより、多層膜は、半導体基板に対して積層面に平行な方向への収縮や伸張が殆ど生じない。また、本発明の面発光レーザでは、多層膜ミラー形成後に、レーザ内部（特に、レーザ活性層内部）に生じる歪が大幅に低減される。これにより、しきい値を低くすることができ、高い光出力あるいは第2高調波出力を得ることができる。

【0021】

【実施例】以下、DBR（Distributed Bragg Reflector）面発光レーザの誘電体多層膜ミラーに適用した本発明の実施例を説明する。なお、本実施例では半導体基板としてGaAsを用い、蒸着は電子ビーム蒸着装置により行った。

【0022】まず、最初のステップとして、第1および第2の層（誘電体層）の材料を選択する。本実施例では、第1の層の材料として $\text{SiO}_2$ を、第2の層の材料として $\text{TiO}_2$ をそれぞれ選択した。

【0023】 $\text{SiO}_2$ 膜の収縮応力および $\text{TiO}_2$ 膜の伸張応力の測定は、収縮応力・伸張応力測定用の基板（ここでは、上記半導体基板と同一素材から成るGaAs基板）上に、 $\text{SiO}_2$ および $\text{TiO}_2$ を形成することにより行った。

【0024】次のステップでは、第1および第2の層の蒸着条件の選択を行う。本実施例では、まず第2の誘電体層（以下、「 $\text{TiO}_2$ 層」と言う）の蒸着条件を、光学的吸収が最小になるように確定し、該蒸着条件により決定した伸張応力と同一の収縮応力が生じるように第1の誘電体層（以下、「 $\text{SiO}_2$ 層」と言う）の蒸着条件を決定した。

【0025】(i) まず、 $\text{TiO}_2$ を、 $\lambda/4$ の厚さ、酸素分圧 $3.1 \times 10^{-4} \text{ Torr}$ （背圧 $1.5 \times 10^{-6} \text{ Torr}$ ）下で、イオン電流 $50.0 \text{ mA}$ 、加速電圧 $500 \text{ V}$ の酸素イオンビームでアシストしつつ、GaAs基板に蒸着した。なお、蒸着速度を $0.8 \text{ Å/s}$ とした。このときの、基板温度は室温（ $20^\circ\text{C}$ ）とした。そして、 $\text{TiO}_2$ 膜の伸張応力を測定したところ、 $2.2$ （任意単位）であった。

【0026】(ii) つぎに、 $\text{SiO}_2$ を、 $\lambda/4$ の厚

さ、特定の酸素分圧の下で、GaAs 基板に蒸着した。このときの、蒸着速度は  $4.0 \text{ \AA/sec}$  とした。また、基板温度は  $\text{TiO}_2$  の蒸着のときと同様室温 ( $20^\circ\text{C}$ ) とした。そして、 $\text{SiO}_2$  膜の収縮応力を測定した。上記蒸着および、収縮応力の測定は、背圧  $1.5 \times 10^{-6} \text{ Torr}$  の下で酸素分圧を種々変化させて多数回行った。

【0027】このときの、収縮応力と酸素分圧との関係をグラフで表すと図1の実線で表された。図1のグラフから、 $\text{SiO}_2$  膜の収縮応力が、 $\text{TiO}_2$  膜の伸張応力と同一の値となる  $\text{SiO}_2$  膜の酸素分圧は、 $4.9 \times 10^{-5} \text{ Torr}$  となることがわかった。

【0028】(iii)したがって、 $\text{TiO}_2$  については、基板温度  $20^\circ\text{C}$  (室温)、酸素分圧  $3.1 \times 10^{-4} \text{ Torr}$ 、酸素イオンビームアシスト電流  $50.0 \text{ mA}$ 、加速電圧  $500 \text{ V}$ 、蒸着速度  $0.8 \text{ \AA/sec}$  の条件で、 $\text{SiO}_2$  については、蒸着温度  $20^\circ\text{C}$  (室温)、酸素分圧  $7.2 \times 10^{-5} \text{ Torr}$ 、イオンビームアシスト無し、蒸着速度  $4.0 \text{ \AA/sec}$  の条件で蒸着を行えば、 $\text{TiO}_2$  膜の残留伸張応力と  $\text{SiO}_2$  の残留収縮応力とをほぼ同一にすることができる。なお、同図では、 $\text{SiO}_2$  について  $\text{O}_2$  の蒸着速度を  $20.0 \text{ \AA/sec}$  としたときの収縮応力と酸素分圧との関係を点線で示す。この場合には、 $\text{SiO}_2$  膜の酸素分圧は、図から約  $6.1 \times 10^{-5} \text{ Torr}$  とすればよい。

【0029】上記の条件に基づいて、GaAs 基板1に、 $\text{SiO}_2$  層2と  $\text{TiO}_2$  層3とを交互に蒸着し誘電体多層膜ミラー4を形成した。図2 (A) は、作製したミラー4の様子を示す概念図である。従来、上記の条件に基づかずに誘電体多層膜ミラーを形成している。このときのミラーの概念図を図2 (B) に示す。なお、図2 (A), (B) 共に、 $\text{SiO}_2$  層2と  $\text{TiO}_2$  層3を6対形成してある。また、収縮応力および伸張応力の方向を矢印で示し、収縮応力および伸張応力の大きさを矢印の長さで表してある。

【0030】図2 (A) のミラーでは、 $\text{SiO}_2$  膜に生じる収縮応力と、 $\text{TiO}_2$  膜に生じる伸張応力がほぼ同一の大きさを持つので、積層面に平行な方向への収縮や伸張は生じない。したがって、半導体基板内部にお

ける歪は生じない。これに対し、図2 (B) のミラーでは、 $\text{SiO}_2$  膜に生じる収縮応力と、 $\text{TiO}_2$  膜に生じる伸張応力が異なっているため、積層面に平行な方向への収縮や伸張が生じる。したがって、半導体基板内部に歪が生じる。

【0031】上記実施例では、誘電体膜として  $\text{SiO}_2$  および  $\text{TiO}_2$  を用いたが、本発明はこれに限定されず、蒸着後に収縮応力あるいは伸張応力が生じる誘電体材料、例えば、 $\text{Al}_2\text{O}_3$ 、 $\text{MgO}$ 、 $\text{CaF}_2$ 、 $\text{MgF}_2$  などにも適用できる。さらに、上記の実施例では、室温において蒸着を行ったが、室温でない場合にも、半導体基板内部に歪が生じらない等、上記実施例と同様の効果を得ることができる。しかし、前述したように、通常、面発光レーザは室温近傍の温度で使用されるので、蒸着は室温の近傍温度で行うことが好ましい。

【0032】また、上記の誘電体多層膜ミラーは、メサキャップ構造のDBR面発光レーザ、電流狭窄構造のDBR面発光レーザ等の面発光レーザの光出射側のミラーとしても、ヒートシンク側のミラーとしても用いることができる。

#### 【0033】

【発明の効果】以上述べたように、本発明によれば、以下のような効果を奏することができる。

(1) 多層膜を構成する交互に積層された第1、第2の層が、同一またはほぼ同一の残留収縮応力と残留伸張応力を持つ。これにより、多層膜内部の積層面に平行な方向への収縮や伸張により半導体基板内部に生じる歪が、大幅に低減される。

(2) 本発明を面発光レーザの多層膜ミラーの作製に適用した場合には、該レーザ内部（特に、レーザ活性層の内部）の歪を大幅に低減することができる。これにより、該ミラーにおける吸収を低減すると共に、しきい値を下げることができ、高い光出力あるいは第2高調波出力を得ることができる。

(3) 本発明を、山田等に1994年8月23日に発行された米国特許5341390号に開示されている「面発光第2高調波生成素子」のミラーに適用すれば、その性能が大幅に改善される。



【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
 【部門区分】第 7 部門第 2 区分  
 【発行日】平成 14 年 6 月 7 日 (2002. 6. 7)

【公開番号】特開平 8-307008  
 【公開日】平成 8 年 11 月 22 日 (1996. 11. 22)  
 【年通号数】公開特許公報 8-3071  
 【出願番号】特願平 7-129595  
 【国際特許分類第 7 版】  
 H01S 5/30  
 【F I】  
 H01S 3/18

【手続補正書】

【提出日】平成 14 年 3 月 7 日 (2002. 3. 7)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正内容】

【発明の名称】多層膜構造、面発光レーザ及び面発光レーザの作製方法

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項 1】半導体基板と、該半導体基板上に蒸着して形成されたそれぞれ所定厚さを持つ第 1 の層と第 2 の層の対とを備える多層膜構造であって、前記半導体基板上に蒸着した状態で、第 1 の層は残留収縮応力を有し、第 2 の層は前記残留収縮応力と等しいか、またはほぼ等しい大きさの残留伸張応力を有することを特徴とする多層膜構造。

【請求項 2】前記第 1 および第 2 の層が、誘電体および半導体から成る群から選ばれた材料で構成されることを特徴とする請求項 1 に記載の多層膜構造。

【請求項 3】前記第 1 の層が SiO<sub>2</sub> により形成され、前記第 2 の層が TiO<sub>2</sub> から形成されて成ることを特徴とする請求項 1～2 のいずれかに記載の多層膜構造。

【請求項 4】前記半導体基板が GaAs または Si から成ることを特徴とする請求項 2～3 のいずれかに記載の多層膜構造。

【請求項 5】請求項 2 に記載の多層膜構造を用いた面発光レーザであって、前記多層膜構造が反射ミラーを構成することを特徴とする前記面発光レーザ。

【請求項 6】前記第 1 の層が SiO<sub>2</sub> により形成され、前記第 2 の層が TiO<sub>2</sub> から形成されて成ることを特徴とする請求項 5 に記載の面発光レーザ。

【請求項 7】前記半導体基板が GaAs または Si から成ることを特徴とする請求項 2～3 のいずれかに記載の面発光レーザ。

【請求項 8】第 2 高調波の発生機能を有することを特徴とする請求項 5～7 のいずれかに記載の面発光レーザ。

【請求項 9】前記第 1 の層が SiO<sub>2</sub> により形成され、前記第 2 の層が TiO<sub>2</sub> から形成されてなる請求項 6 に記載の面発光レーザの作製方法であって、

前記第 1 の層は、特定の酸素分圧の雰囲気と蒸着速度の下での電子ビーム蒸着により形成され、  
 前記第 2 の層は、特定の酸素分圧の雰囲気と蒸着速度の下で、イオンビーム照射による蒸着のアシストを行いつつ電子ビーム蒸着により形成されて成ることを特徴とする面発光レーザの作製方法。

【請求項 10】前記第 1 および第 2 の層の蒸着が、室温で行われたことを特徴とする請求項 9 に記載の面発光レーザの作製方法。